

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the application of: Yukihiisa TAKEUCHI, Tsutomu NANATAKI, Iwao OHWADA and
Nobuyuki KOKUNE

Filed: Concurrently Herewith

For: LIGHT EMISSION DEVICE AND FIELD EMISSION DISPLAY HAVING SUCH
LIGHT EMISSION DEVICES

Mail Stop Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

I hereby certify that this paper is being deposited with the United States Postal Service "Express Mail Post Office to Addressee" service under 37 CFR 1.10 addressed to Mail Stop Patent Application, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on *September 26, 2003* under "EXPRESS MAIL" mailing label number EV 30642 7095 US.

Janet M. Stevens
Janet M. Stevens

SUBMISSION OF CERTIFIED COPIES OF PRIORITY DOCUMENTS

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested for the above-identified application and the priority provided in 35 USC 119 is hereby claimed:

<u>Country</u>	<u>Application Number</u>	<u>Filing Date</u>
Japan	2002-286207	September 30, 2002
Japan	2003-299576	August 25, 2003

In support of this claim, certified copies of the Japanese Applications are enclosed herewith.

Respectfully submitted,

September 26, 2003
Date

Stephen P. Burr
Stephen P. Burr
Reg. No. 37,970

SPB:jms

BURR & BROWN
P.O. Box 7068
Syracuse, NY 13261-7068

Customer No.: 025191
Telephone: (315) 233-8300
Facsimile: (315) 233-8320

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 9 月 3 0 日
Date of Application:

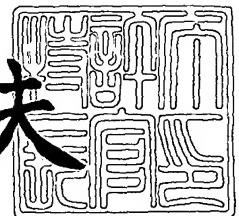
出 願 番 号 特 願 2 0 0 2 - 2 8 6 2 0 7
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 2 8 6 2 0 7]

出 願 人 日 本 碍 子 株 式 有 限 公 司
Applicant(s):

2 0 0 3 年 9 月 2 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 7 8 0 6 4

【書類名】 特許願

【整理番号】 02P00387

【提出日】 平成14年 9月30日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01J 3/00

【発明の名称】 発光素子及びそれを具えるフィールドエミッションディスプレイ

【請求項の数】 24

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

【氏名】 武内 幸久

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

【氏名】 七瀧 努

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

【氏名】 大和田 巖

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

【氏名】 古久根 伸征

【特許出願人】

【識別番号】 000004064

【氏名又は名称】 日本碍子株式会社

【代理人】

【識別番号】 100072051

【弁理士】

【氏名又は名称】 杉村 興作

【選任した代理人】

【識別番号】 100059258

【弁理士】

【氏名又は名称】 杉村 暁秀

【手数料の表示】

【予納台帳番号】 074997

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703804

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 発光素子及びそれを具えるフィールドエミッションディスプレイ

【特許請求の範囲】

【請求項 1】 誘電体によって構成された電界印加部と、
この電界印加部の一方の面に形成された第 1 電極と、
前記電界印加部の一方の面に形成され、前記第 1 電極とともにスリットを形成する第 2 電極と、
前記第 2 電極に設けられた蛍光体層とを有することを特徴とする発光素子。

【請求項 2】 請求項 1 記載の発光素子において、
前記第 2 電極と蛍光体層との間に、第 2 電極側から絶縁体層および第 3 電極を介在させたことを特徴とする発光素子。

【請求項 3】 誘電体によって構成された電界印加部と、
この電界印加部の一方の面に形成された第 1 電極と、
前記電界印加部の一方の面に形成され、前記第 1 電極とともにスリットを形成する第 2 電極と、
前記第 1 電極、第 2 電極及びスリットに設けられた導電性コーティング層と、
前記導電性コーティング層に設けられた蛍光体層とを有することを特徴とする発光素子。

【請求項 4】 請求項 3 記載の発光素子において、
前記導電性コーティング層と蛍光体層との間に、導電性コーティング層側から絶縁体層および第 3 電極を介在させたことを特徴とする発光素子。

【請求項 5】 請求項 1 ～ 4 のいずれか 1 項に記載の発光素子において、
前記第 1 電極または第 2 電極の一方を円形状に構成するとともに、他方の第 1 電極または第 2 電極を、前記円形状に構成した第 1 電極または第 2 電極の一方の外周に円環状に構成し、前記第 1 電極と第 2 電極との間に形成したスリットを円環形状に構成したことを特徴とする発光素子。

【請求項 6】 請求項 1 ～ 5 のいずれか 1 項に記載の発光素子において、
前記第 1 電極と第 2 電極のうちの少なくとも一方が、凸部と凹部のうちの少な

くとも一方を有することを特徴とする発光素子。

【請求項 7】請求項 1 ～ 6 のうちのいずれか 1 項に記載の発光素子において、
前記第 1 電極と第 2 電極のうちの少なくとも一方に形成されるピンホールと、
前記第 1 電極及び第 2 電極から電氣的に絶縁して前記スリットに配置され、前記
第 1 電極及び第 2 電極を構成する材料と同一材料によって構成された島のうちの
少なくとも一方を有することを特徴とする発光素子。

【請求項 8】請求項 1 ～ 7 のうちのいずれか 1 項に記載の発光素子において、
前記電界印加部の比誘電率を 1 0 0 0 以上としたことを特徴とする発光素子。

【請求項 9】請求項 1 ～ 8 のうちのいずれか 1 項に記載の発光素子において、
前記スリットの幅を 0 . 1 μ m と 5 0 0 μ m との間としたことを特徴とする発
光素子。

【請求項 1 0】請求項 9 記載の発光素子において、
前記スリットの幅を 0 . 1 μ m と 5 0 μ m との間としたことを特徴とする発光
素子。

【請求項 1 1】請求項 1 0 記載の発光素子において、
前記スリットの幅を 0 . 1 μ m と 1 0 μ m との間としたことを特徴とする発光
素子。

【請求項 1 2】請求項 1 1 記載の発光素子において、
前記スリットの幅を 0 . 1 μ m と 1 μ m との間としたことを特徴とする発光素
子。

【請求項 1 3】2 次元的に配列された複数の発光素子を具え、
これら発光素子の各々が、
誘電体によって構成された電界印加部と、
この電界印加部の一方の面に形成された第 1 電極と、
前記電界印加部の一方の面に形成され、前記第 1 電極とともにスリットを形成
する第 2 電極と、
前記第 2 電極に設けられた蛍光体層とを有することを特徴とするフィールドエ
ミッションディスプレイ。

【請求項 1 4】請求項 1 2 記載のフィールドエミッションディスプレイにおいて

、
前記第 2 電極と蛍光体層との間に、第 2 電極側から絶縁体層および第 3 電極を介在させたことを特徴とするフィールドエミッションディスプレイ。

【請求項 15】 2 次元的に配列された複数の発光素子を具え、

これら発光素子の各々が、

誘電体によって構成された電界印加部と、

この電界印加部の一方の面に形成された第 1 電極と、

前記電界印加部の一方の面に形成され、前記第 1 電極とともにスリットを形成する第 2 電極と、

前記第 1 電極、第 2 電極及びスリットに設けられた導電性コーティング層と、

前記導電性コーティング層に設けられた蛍光体層とを有することを特徴とするフィールドエミッションディスプレイ。

【請求項 16】 請求項 15 記載のフィールドエミッションディスプレイにおいて

、
前記導電性コーティング層と蛍光体層との間に、導電性コーティング層側から絶縁体層および第 3 電極を介在させたことを特徴とするフィールドエミッションディスプレイ。

【請求項 17】 請求項 13～16 のいずれか 1 項に記載のフィールドエミッションディスプレイにおいて、

前記第 1 電極または第 2 電極の一方を円形状に構成するとともに、他方の第 1 電極または第 2 電極を、前記円形状に構成した第 1 電極または第 2 電極の一方の外周に円環状に構成し、前記第 1 電極と第 2 電極との間に形成したスリットを円環形状に構成したことを特徴とするフィールドエミッションディスプレイ。

【請求項 18】 請求項 13～17 のいずれか 1 項に記載のフィールドエミッションディスプレイにおいて、

前記第 1 電極と第 2 電極のうちの少なくとも一方が、凸部と凹部のうちの少なくとも一方を有することを特徴とするフィールドエミッションディスプレイ。

【請求項 19】 請求項 13～18 のうちのいずれか 1 項に記載のフィールドエミッションディスプレイにおいて、

前記第 1 電極と第 2 電極のうちの少なくとも一方に形成されるピンホールと、前記第 1 電極及び第 2 電極から電氣的に絶縁して前記スリットに配置され、前記第 1 電極及び第 2 電極を構成する材料と同一材料によって構成された島のうちの少なくとも一方を有することを特徴とするフィールドエミッションディスプレイ。

【請求項 2 0】請求項 1 3 ～ 1 9 のうちのいずれか 1 項に記載のフィールドエミッションディスプレイにおいて、前記電界印加部の比誘電率を 1 0 0 0 以上としたことを特徴とするフィールドエミッションディスプレイ。

【請求項 2 1】請求項 1 3 ～ 2 0 のうちのいずれか 1 項に記載のフィールドエミッションディスプレイにおいて、

前記スリットの幅を $0.1\ \mu\text{m}$ と $500\ \mu\text{m}$ との間としたことを特徴とするフィールドエミッションディスプレイ。

【請求項 2 2】請求項 2 1 記載のフィールドエミッションディスプレイにおいて、

前記スリットの幅を $0.1\ \mu\text{m}$ と $50\ \mu\text{m}$ との間としたことを特徴とするフィールドエミッションディスプレイ。

【請求項 2 3】請求項 2 2 記載のフィールドエミッションディスプレイにおいて、

前記スリットの幅を $0.1\ \mu\text{m}$ と $10\ \mu\text{m}$ との間としたことを特徴とするフィールドエミッションディスプレイ。

【請求項 2 4】請求項 2 3 記載のフィールドエミッションディスプレイにおいて、

前記スリットの幅を $0.1\ \mu\text{m}$ と $1\ \mu\text{m}$ との間としたことを特徴とするフィールドエミッションディスプレイ。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】本発明は、発光素子及びそれを具えるフィールドエミッションディスプレイに関するものである。

【 0 0 0 2 】

【従来の技術】 近年、フィールドエミッションディスプレイ（F E D）やバックライトのような種々のアプリケーションにおいて、駆動用の電極及び接地用の電極を有する電子放出素子が用いられている（例えば、特許文献 1 ～ 5 及び非特許文献 1 ～ 3 参照）。そのような電子放出素子は、F E D に適用される場合、2 次元的に配列され、これら電子放出素子に対する複数の蛍光体が、所定の間隔を以ってそれぞれ配置されている。

【 0 0 0 3 】

【特許文献 1】 特開平 1 - 3 1 1, 5 3 3 号公報（第 3 頁、第 1 図）

【特許文献 2】 特開平 7 - 1 4 7, 1 3 1 号公報（第 3 頁、図 8 及び図 9）

【特許文献 3】 特開 2 0 0 0 - 2 8 5, 8 0 1 号公報（第 5 頁、図 3）

【特許文献 4】 特公昭 4 6 - 2 0, 9 4 4 号公報（第 1 頁、第 2 図）

【特許文献 5】 特公昭 4 4 - 2 6, 1 2 5 号公報（第 1 頁、第 2 図）

【非特許文献 1】 安岡・石井、「強誘電体陰極を用いたパルス電子源」、応用物理 第 6 8 巻 第 5 号 p. 5 4 6 ～ 5 5 0 （1 9 9 9）

【非特許文献 2】 V.F.Puchkarev, G.A.Mesyats, On the mechanism of emission from the ferroelectric ceramic cathode, J. Appl. Phys., Vol.78, No.9 November 1995, p.5633-5637

【非特許文献 3】 H.Riege, Electron emission ferroelectrics - a review, Nucl. Instr. And Meth. A340, p.80-89 (1994)

【 0 0 0 4 】

【発明が解決しようとする課題】 しかしながら、特許文献 1 ～ 5 及び非特許文献 1 ～ 3 に記載されているような従来の一般的な電子放出素子の直進性、すなわち、放出された電子が所定の対象（例えば蛍光体）に直進する程度が良好でなく、放出された電子によって所望の電流密度を確保するためには、比較的高い電圧を電子放出素子に印加する必要がある。

【 0 0 0 5 】 また、従来の一般的な電子放出素子を F E D に適用した場合、直進性が良好でないためにクロストークが比較的に大きくなる、すなわち、放出された電子が、対応する蛍光体に隣接する蛍光体に入射するおそれが高くなる。その

結果、蛍光体のピッチを狭くするのが困難となり、隣接する蛍光体に電子が入射されるのを防止するためにグリッドを設ける必要がある。

【0006】本発明の目的は、クロストークが生じることがなく、かつ、比較的
低真空で非常に低い駆動電圧で発光を行うことができる発光素子及びそれを具える
フィールドエミッションディスプレイを提供することである。

【0007】

【課題を解決するための手段】本発明による発光素子の第1発明は、
誘電体によって構成された電界印加部と、

この電界印加部の一方の面に形成された第1電極と、

前記電界印加部の一方の面に形成され、前記第1電極とともにスリットを形成
する第2電極と、

前記第2電極に設けられた蛍光体層とを有することを特徴とする。

【0008】本発明の第1発明によれば、第1電極に負極性パルス電圧を印加すると、スリット付近の電界集中ポイントより電子が放出される。本発明では、電界印加部に誘電体を用いているので、パルス電圧が負極性ならば、そのパルス電圧を印加した第1電極と誘電体の界面（すなわち、前述した電界集中ポイントであり、電極／誘電体／真空のトリプルポイントである）において、双極子モーメントの変化が放出電子を引き出すこととなる。更に、この放出素子を種火として、スリット付近にプラズマが生成され易くなる為、電子はねずみ算式に増加していく。こうして放出・増加した電子は、第2電極を接地するか第2電極に正極性のバイアス電圧を印加することによって、あるいは、第3電極が存在する場合はその第3電極に正極性のバイアス電圧を印加することによって、蛍光体層に当たる。これによって、蛍光体層が励起され、発光が生じる。

【0009】また、放出された電子がスリットと蛍光体層との間しか移動しないので、使用の際に放出電子の直進性すなわちクロストークを考慮する必要がなくなる。したがって、所望の電流密度を確保するために印加される電圧も、電子放出素子の場合に比べて低くなり、消費電力が大幅に低減される。また、蛍光体を素子自体が具備していることから、蛍光体を励起する電子を放出する部位の近傍に蛍光体を配置できるので、介在する気体分子が比較的多い低真空においても、

電子が蛍光体に到達し、励起させることができる。その結果、低真空の下で非常に低い駆動電圧によって発光を行うことができる。なお、第1及び第2電極等を厚膜印刷によって電界印加部に形成することができるので、本発明による発光素子は、耐久性及びコスト低減の観点からも好ましい。

【0010】また、本発明による発光素子の第2発明は、
誘電体によって構成された電界印加部と、
この電界印加部の一方の面に形成された第1電極と、
前記電界印加部の一方の面に形成され、前記第1電極とともにスリットを形成する第2電極と、
前記第1電極、第2電極及びスリットに設けられた導電性コーティング層と、
前記導電性コーティング層に設けられた蛍光体層とを有することを特徴とする。

【0011】本発明の第2発明によれば、第1電極に負極性パルス電圧を印加すると、スリット付近の電界集中ポイントより電子が放出される。本発明では、電界印加部に誘電体を用いているので、パルス電圧が負極性ならば、そのパルス電圧を印加した第1電極と誘電体の界面（すなわち、前述した電界集中ポイントであり、電極／誘電体／真空のトリプルポイントである）において、双極子モーメントの変化が放出電子を引き出すこととなる。更に、この放出素子を種火として、スリット付近にプラズマが生成され易くなる為、電子はねずみ算式に増加していく。こうして放出・増加した電子は、第2電極を接地するか第2電極に正極性のバイアス電圧を印加することによって、あるいは、第3電極が存在する場合はその第3電極に正極性のバイアス電圧を印加することによって、蛍光体層に当たる。これによって、蛍光体層が励起され、発光が生じる。また、第1電極、第2電極及びスリットに設けられた導電性コーティング層により、発光素子に印加される電圧を更に低減することができる。

【0012】また、この第2発明においても、第1発明と同様に、放出された電子がスリットと蛍光体層との間しか移動しないので、使用の際に放出電子の直進性すなわちクロストークを考慮する必要がなくなる。したがって、所望の電流密度を確保するために印加される電圧も、電子放出素子の場合に比べて低くなり、

消費電力が大幅に低減される。また、蛍光体を素子自体が具備していることから、蛍光体を励起する電子を放出する部位の近傍に蛍光体を配置できるので、介在する気体分子が比較的多い低真空においても、電子が蛍光体に到達し、励起させることができる。その結果、低真空の下で非常に低い駆動電圧によって発光を行うことができる。なお、第1及び第2電極等を厚膜印刷によって電界印加部に形成することができるので、本発明による発光素子は、耐久性及びコスト低減の観点からも好ましい。

【0013】電界を集中して電子の放出を容易にするために、前記第1電極と第2電極のうちの少なくとも一方が、凸部と凹部のうちの少なくとも一方を有するのが好ましい。凸部及び凹部は、直線と曲線のうちの少なくとも一方から規則的又は不規則的に任意の形状に形成され、例えば、直線のみによって規則的又は不規則的に形成する場合、第1電極と第2電極のうちの少なくとも一方は、鋭角を成す角部を有する。

【0014】電界を集中して電子の放出を容易にするために、前記第1電極と第2電極のうちの少なくとも一方に形成されるピンホールと、前記第1電極及び第2電極から電氣的に絶縁して前記スリットに配置され、前記第1電極及び第2電極を構成する材料と同一材料によって構成された島のうちの少なくとも一方を有してもよい。ピンホール及び島も、直線と曲線のうちの少なくとも一方から規則的又は不規則的に任意の形状に形成される。

【0015】印加電圧の大幅な低減を図るために、前記電界印加部の比誘電率を1000以上とし、及び／又は、前記スリットの幅を $0.1\mu\text{m}$ と $500\mu\text{m}$ との間とする。印加電圧を更に低減するためには、前記スリットの幅を $0.1\mu\text{m}$ と $50\mu\text{m}$ との間とし、好適には、前記スリットの幅を $0.1\mu\text{m}$ と $10\mu\text{m}$ との間とする。さらに好適には、前記スリットの幅を $0.1\mu\text{m}$ と $1\mu\text{m}$ との間とし、この場合、10V程度の低い印加電圧で電子の放出が可能となる。

【0016】加工の容易性及び第1電極と第2電極との間の絶縁性の確保のために、スリットの幅の下限を $0.1\mu\text{m}$ とするのがよく、また、電子放出の低電圧化、回路の小型化、コストの低減及び駆動電極（第1又は第2電極）の寿命の観点から、スリット幅の上限を $1\mu\text{m}$ とするのがよい。

【0017】本発明によるフィールドエミッションディスプレイの第1発明は、
2次元的に配列された複数の発光素子を含み、
これら発光素子の各々が、
誘電体によって構成された電界印加部と、
この電界印加部の一方の面に形成された第1電極と、
前記電界印加部の一方の面に形成され、前記第1電極とともにスリットを形成
する第2電極と、
前記第2電極に設けられた蛍光体層とを有することを特徴とする。

【0018】本発明のフィールドエミッションディスプレイの第1発明によれば
、FEDの表示の際に発光素子それ自体が発光するので、FEDが蛍光体を含
む必要がなくなり、その結果、蛍光体のピッチを考慮する必要がなくなるだけ
なく、グリッドを設ける必要もなくなる。その結果、本発明によるFEDは、高
精細化、解像度の向上、装置の小型化及びコストの低減の観点から好ましい。さ
らに、本発明によれば、発光素子を低真空の状態で使用することができるので、
FEDに真空空間を確保する封止構造が簡易で小型となり、FEDの薄型化に非
常に有利である。

【0019】本発明によるフィールドエミッションディスプレイの第2発明は、
2次元的に配列された複数の発光素子を含み、
これら発光素子の各々が、
誘電体によって構成された電界印加部と、
この電界印加部の一方の面に形成された第1電極と、
前記電界印加部の一方の面に形成され、前記第1電極とともにスリットを形成
する第2電極と、
前記第1電極、第2電極及びスリットに設けられた導電性コーティング層と、
前記導電性コーティング層に設けられた蛍光体層とを有することを特徴とする
。

【0020】本発明のフィールドエミッションディスプレイの第2発明によれば
、第1発明と同様に、FEDの表示の際に発光素子それ自体が発光するので、F
EDが蛍光体を含める必要がなくなり、その結果、蛍光体のピッチを考慮する必

要がなくなるだけでなく、グリッドを設ける必要もなくなる。その結果、本発明による FED は、高精細化、解像度の向上、装置の小型化及びコストの低減の観点から好ましい。さらに、本発明によれば、発光素子を低真空の状態で使用することができるので、FED に真空空間を確保する封止構造が簡易で小型となり、FED の薄型化に非常に有利である。さらに、第 1 電極、第 2 電極及びスリットに導電性コーティング層を設けることで、発光素子に印加される電圧を更に低減することができる。

【0021】好適には、前記 2 次元的に配列された複数の発光素子を一体に形成した基板を更に具える。ここで最適な真空度について述べる。真空度については、 $10^{-2} \sim 10^{-6}$ Pa が好ましく、より好ましくは、 $10^{-3} \sim 10^{-5}$ Pa である。低真空では、空間内に気体分子が多い為、プラズマを生成し易いが、プラズマが多量に生成され過ぎると、その正イオンが多量に第 1 電極に衝突して損傷を進める。一方、超高真空では、トリプルポイントから電子を放出し易いものの、①気体分子が少な過ぎてプラズマを生成できない、②構造体の支持及び真空の封止部が大きくなり、小型化に不利となる、という不都合がある。

【0022】

【発明の実施の形態】本発明による発光素子及びそれを具えるフィールドエミッションディスプレイの実施の形態を、図面を参照して詳細に説明する。図面中、同一部材に同一符号を付す。

図 1 A は、本発明による発光素子の第 1 発明における第 1 の実施の形態の側面図であり、図 1 B は、その I-I 断面図である。本実施の形態の発光素子 1 は、基板 2 上に形成されており、誘電体によって構成された電界印加部 3 と、その一方の面に形成された第 1 電極としての駆動電極 4 と、駆動電極 4 とともにスリットを形成する第 2 電極としてのコモン電極 5 と、コモン電極 5 に設けられた蛍光体層 6 とを有する。コモン電極 5 をグラウンドと接続して接地するか、あるいは、コモン電極 5 にバイアス電圧 $+V_b$ を印加する。バイアス電圧を印加した場合は、電子を高い確率で蛍光体層 6 に導くことができる。

【0023】基板 2 としては、駆動電極 4 に電氣的に接続した配線 7 と、コモン電極 5 に電氣的に接続した配線 8 とを電氣的に分離するために、電氣的な絶縁材

料で構成するのが好ましい。

【0 0 2 4】したがって、基板 2 を、高耐熱性の金属や、その金属表面をガラスなどのセラミックス材料によって被覆したホーローのような材料によって構成することができるが、セラミックスで構成するのが最適である。

【0 0 2 5】基板 2 を構成するセラミックスとしては、例えば、安定化された酸化ジルコニウム、酸化アルミニウム、酸化マグネシウム、酸化チタン、スピネル、ムライト、窒化アルミニウム、窒化珪素、ガラス、これらの混合物等を使用することができる。その中でも、酸化アルミニウム及び安定化された酸化ジルコニウムが、強度及び剛性の観点から好ましい。安定化された酸化ジルコニウムは、機械的強度が比較的高いこと、靱性が比較的高いこと、駆動電極 4 及びコモン電極 5 との化学反応が比較的小さいことなどの観点から特に好適である。なお、安定化された酸化ジルコニウムとは、安定化酸化ジルコニウム及び部分安定化酸化ジルコニウムを包含する。安定化された酸化ジルコニウムでは、立方晶などの結晶構造をとるため、相転移が生じない。

【0 0 2 6】一方、酸化ジルコニウムは、1 0 0 0℃前後で単斜晶と正方晶との間を相転移し、このような相転移の際にクラックが発生するおそれがある。安定化された酸化ジルコニウムは、酸化カルシウム、酸化マグネシウム、酸化イットリウム、酸化スカンジウム、酸化イッテルビウム、酸化セリウム、希土類金属の酸化物等の安定剤を、1 - 3 0 モル%含有する。なお、基板 2 の機械的強度を向上させるために、安定化剤が酸化イットリウムを含有するのが好適である。この場合、酸化イットリウムを、好適には 1 . 5 - 6 モル%、更に好適には 2 - 4 モル%含有し、更に 0 . 1 - 5 モル%の酸化アルミニウムを含有するのが好ましい。

【0 0 2 7】また、結晶相を、立方晶 + 単斜晶の混合相、正方晶 + 単斜晶の混合相、立方晶 + 正方晶 + 単斜晶の混合相等とすることができるが、その中でも、主たる結晶相を、正方晶又は正方晶 + 立方晶の混合相としたものが、強度、靱性及び耐久性の観点から最適である。

【0 0 2 8】基板 2 をセラミックスから構成した場合、比較的多数の結晶粒が基板 2 を構成するが、基板 2 の機械的強度を向上させるためには、結晶粒の平均粒

径を、好適には $0.05-2\mu\text{m}$ とし、更に好適には $0.1-1\mu\text{m}$ とする。

【0029】電界印加部3を構成する誘電体として、好適には、比誘電率が比較的高い、例えば1000以上の誘電体を採用する。このような誘電体としては、チタン酸バリウムの他に、ジルコン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、マグネシウムタンタル酸鉛、ニッケルタンタル酸鉛、アンチモンスズ酸鉛、チタン酸鉛、チタン酸バリウム、マグネシウムタングステン酸鉛、コバルトニオブ酸鉛等又はこれらの任意の組合せを含有するセラミックスや、主成分がこれらの化合物を50重量%以上含有するものや、前記セラミックスに対して更にランタン、カルシウム、ストロンチウム、モリブデン、タングステン、バリウム、ニオブ、亜鉛、ニッケル、マンガン等の酸化物若しくはこれらのいずれかの組合せ又は他の化合物を適切に添加したもの等を挙げることができる。例えば、マグネシウムニオブ酸鉛(PMN)とチタン酸鉛(PT)の2成分系 $n\text{PMN}-m\text{PT}$ (n, m をモル数比とする。)においては、PMNのモル数比を大きくすると、キュリー点が下げられて、室温での比誘電率を大きくすることができる。特に、 $n=0.85-1.0$, $m=1.0-n$ で比誘電率3000以上となり好ましい。例えば、 $n=0.91$, $m=0.09$ で室温の比誘電率15000, $n=0.95$, $m=0.05$ で室温の比誘電率20000が得られる。次に、マグネシウムニオブ酸鉛(PMN)、チタン酸鉛(PT)、ジルコン酸鉛(PZ)の3成分系では、PMNのモル数比を大きくする他に、正方晶と擬立方晶又は正方晶と菱面体晶のモルフォトピック相境界(MPB:Morphotropic Phase Boundary)付近の組成とすることが比誘電率を大きくするのに好ましい。例えば、 $\text{PMN}:\text{PT}:\text{PZ}=0.375:0.375:0.25$ にて比誘電率5500, $\text{PMN}:\text{PT}:\text{PZ}=0.5:0.375:0.125$ にて比誘電率4500となり、特に好ましい。さらに、絶縁性が確保できる範囲内でこれらの誘電体に白金のような金属を混入して、誘電率を向上させるのが好ましい。この場合、例えば、誘電体に白金を重量比で20%混入させる。

【0030】駆動電極4及びコモン電極5は、いずれも半円形状を有し、例えば膜厚が $3\mu\text{m}$ のAuによって構成される。電界放出現象が生じやすくするようス

リット幅 Δ を $500\mu\text{m}$ 以下にする。なお、市販のプラズマディスプレイ、蛍光表示管又は液晶ディスプレイで用いられるドライバICで本発明による発光素子を駆動するためには、スリット幅 Δ を $20\mu\text{m}$ 以下にするのが好ましい。

【0031】駆動電極4には、基板2の裏面から引き出された配線7を通じて電源（図示せず）から負極性パルス電圧が印加される。コモン電極5には、基板2の裏面から引き出された配線8を通じて所定の電位（例えば接地電位やバイアス電位）に維持され、コモン電極5とアースとの間に抵抗を配置するのが過剰電流を抑制できるので好ましい。

【0032】蛍光体層6は、カラーディスプレイで使用されるような従来既知の蛍光体から構成される。

【0033】本実施の形態の動作を説明する。駆動電極4に負極性パルス電圧を印加すると、スリット付近の電界集中ポイントより電子が放出される。本発明では、電界印加部3に誘電体を用いているので、パルス電圧が負極性ならば、そのパルス電圧を印加した駆動電極4と誘電体の界面（すなわち、前述した電界集中ポイントであり、電極4／誘電体3／真空のトリプルポイントである）において、双極子モーメントの変化が放出電子を引き出すこととなる。更に、この放出素子を種火として、スリット付近にプラズマが生成され易くなる為、電子はねずみ算式に増加していく。こうして放出・増加した電子は、接地されるかバイアス電圧を印加されたコモン電極5の作用によって、蛍光体層6に当たる。これによって、蛍光体層6が励起され、矢印で示すような発光が生じる。なお、駆動電極4、コモン電極5の表面が鏡面であれば、発光を外側に反射して輝度を大きくすることができるため好ましい。

【0034】また、放出された電子がスリットから蛍光体層6までしか移動しないので、使用の際に放出電子の直進性すなわちクロストークを考慮する必要がなくなる。したがって、所望の電流密度を確保するために印加される電圧も、電子放出素子の場合に比べて低くなり、消費電力が大幅に低減される。また、蛍光体層6を発光素子1自体が具備していることから、蛍光体層6を励起する電子を放出する部位の近傍に蛍光体層6を配置できるので、介在する気体分子が比較的多い低真空においても、電子が蛍光体に到達し、励起させることができる。その結

果、低真空の下で非常に低い駆動電圧によって発光を行うことができる。なお、駆動電極 4 及びコモン電極 5 等を厚膜印刷によって電界印加部に形成することができるので、本発明による発光素子は、耐久性及びコスト低減の観点からも好ましい。

【0035】図 2 は本発明による発光素子の第 1 発明における第 2 の実施の形態の側面図である。図 2 に示す例において、図 1 に示す例と同一の部材には同一の符号を付し、その説明を省略する。図 2 において、図 1 に示す例と異なる点は、コモン電極 5 と蛍光体層 6 との間に、コモン電極 5 側から絶縁体層 9 およびコレクタ電極 10 を介在させ、コモン電極 5 をグラウンドと接続して接地するとともに、コレクタ電極 10 にバイアス電圧 $+V_b$ を印加した点である。このように、コレクタ電極 10 にバイアス電圧 $+V_b$ を印加することで、電子をより効果的に蛍光体層 6 に当てることができる。

【0036】図 3 は本発明による発光素子の第 2 発明における第 1 の実施の形態の側面図である。図 3 に示す例において、図 1 に示す例と同一の部材には同一の符号を付し、その説明を省略する。図 3 において、図 1 に示す例と異なる点は、駆動電極 4、コモン電極 5、および、駆動電極 4 とコモン電極 5 との間のスリット 11 に導電性コーティング層 12 を設け、蛍光体層 6 を導電性コーティング層 12 の表面上であってコモン電極 5 と対応した位置に設けた点である。このように、導電性コーティング層 12 を設けることで、発光素子 1 に印加される電圧を更に低減することができる。

【0037】また、本例では、導電性コーティング層 12 を、駆動電極 4、コモン電極 5 およびスリット 11 に均一に設けておらず、スリット 11 に対応する導電性コーティング層 12 にスリット状の亀裂を形成している。このように、導電性コーティング層 12 にスリット状の亀裂を形成したり、導電性コーティング層 12 に微小な穴を明けることが好ましい。この場合は、導電性コーティング層 12 に設けたスリット状の亀裂や穴に電界が集中し、低い印加電圧で電子を放出することができる。その結果、消費電力が低減し、かつ、回路の小型化及び高電圧対応部品の省略によるコストダウンを図ることができる。なお、このようなスリット状の亀裂は、均一な厚さの導電性コーティング層 12 を形成後、駆動電極

4 とコモン電極 5 との間に高電圧を印加することで形成することができる。また、このような導電性コーティング層 12 の表面の微小な穴は、予め多孔質カーボン等の材料を印刷して形成することができる。

【0038】なお、導電性コーティング層 12 は、発光素子 1 に印加される電圧を更に低減する役割を果たし、例えば $3\mu\text{m}$ の厚さを有するカーボンによって構成されるが、カーボンの他に、高温酸化雰囲気に対して耐性を有する導体、例えば金属単体、合金、絶縁性セラミックスと金属単体との混合物、絶縁性セラミックスと合金との混合物等によって構成し、好適には、白金、パラジウム、ロジウム、モリブデン等の高融点貴金属や、銀-パラジウム、銀-白金、白金-パラジウム等の合金を主成分とするものや、白金とセラミックス材料とのサメット材料によって構成する。更に好適には、白金のみ又は白金系の合金を主成分とする材料によって構成する。また、導電性コーティング層 6 として、グラファイト系の材料、例えば、ダイヤモンド薄膜、ダイヤモンドライクカーボン、カーボンナノチューブも好適に使用される。なお、導電性コーティング材料中に添加させるセラミックス材料の割合は、5-30 体積%程度が好適である。導電性コーティング部 104 の抵抗値を、例えば数キロ Ω ~100 キロ Ω とするのが好ましい。導電性コーティング部 104 を、蒸着カーボン（具体例として、サンヨー工業社製「CARBON 5PC」を蒸着したもの）、刷り込みカーボン（具体例として、Degussa 社製「FW200」など）、印刷カーボン等によって形成する。

【0039】図 4 は本発明による発光素子の第 2 発明における第 2 の実施の形態の側面図である。図 4 に示す例において、図 3 に示す例と同一の部材には同一の符号を付し、その説明を省略する。図 4 において、図 3 に示す例と異なる点は、コモン電極 5 と蛍光体層 6 との間に、コモン電極 5 側から絶縁体層 9 およびコレクタ電極 10 を介在させ、コモン電極 5 をグラウンドと接続して接地するとともに、コレクタ電極 10 にバイアス電圧 $+V_b$ を印加した点である。このように、コレクタ電極 10 にバイアス電圧 $+V_b$ を印加することで、電子をより効果的に蛍光体層 6 に当てることができる。

【0040】図 5 および図 6 は本発明による発光素子のさらに他の実施の形態を

示す図である。なお、図5および図6では、発光素子1の構成として図1に示す発光素子の第1発明における第1の実施形態の構成を示しているが、他の実施形態および第2発明の他の実施形態でも、同様に適用できることはいうまでもない。また、図5および図6において、図1同一の部材には同一の符号を付し、その説明を省略する。

【0041】まず、図5Aはこの実施形態の一例の側面図であり、図5Bは図5Aを上から見た図である。図5A、Bに示す例では、コモン電極5を円形状に構成するとともに、駆動電極4を、円形状に構成したコモン電極5の外周に円環状に構成し、駆動電極4とコモン電極5との間に形成したスリット11を円環形状に構成している。また、図6Aはこの実施形態の他の例の側面図であり、図6Bは図6Aを上から見た図である。図6A、Bに示す例では、図5A、Bに示した例とは逆に、駆動電極4を円形状に構成するとともに、コモン電極5を、円形状に構成した駆動電極4の外周に円環状に構成し、駆動電極4とコモン電極5との間に形成したスリット11を円環形状に構成している。いずれの例でも、スリット11の長さを長くすることができ、電子の発生量を多くすることができる。

【0042】図7～図13はそれぞれ本発明による発光素子のさらに他の実施の形態を示す図である。まず、図7Aは、本発明による発光素子のさらに他の実施の形態の側面図であり、図7Bは、そのII-II断面図である。本実施の形態では、駆動電極4a及びコモン電極5aは、凹部21、凸部22及びピンホール23を有し、スリットには、駆動電極4a及びコモン電極5aから電氣的に絶縁して配置され、駆動電極4a及びコモン電極5aを構成する材料と同一材料（例えばAu）で構成された島24を有する。

【0043】本実施の形態によれば、凹部21、凸部22、ピンホール23及び島24に電界が集中し、電子の放出を容易になるので、発光素子21の駆動電圧を更に低くすることができる。

【0044】これら凹部21、凸部22、ピンホール23及び島24は、例えば、スリット幅が $10\mu\text{m}$ となるように共にAuによって構成した半円形状の駆動電極及びコモン電極を誘電体（誘電率5500）に形成した後、コモン電極とアースとの間に配置した抵抗を 10Ω とした状態で、250V、 5μ 秒のパルス電

圧を数回印加することによって形成される。なお、図 7 に示す発光素子として使用するには、コモン電極とアースとの間に配置される抵抗を $10\text{ k}\Omega$ にする。

【0045】図 8 は、図 7 B の一部を拡大して示す顕微鏡写真であり、図 9 は、図 8 の写真の説明図である。図 9 において、スリットを斜線で示す。この場合、駆動電極 4 a が凸部 3 4 を有し、コモン電極 5 a がピンホールを有し、スリットが島を有する。

【0046】図 10 A は、本発明による発光素子のさらに他の実施の形態の側面図であり、図 10 B は、その III-III 断面図である。本実施の形態において、発光素子 4 1 の駆動電極 4 b 及びコモン電極 5 b は、スリット側に規則的に形成された鋸歯形状部を有する。これによって、鋸歯形状部に電界が集中し、電子の放出を容易になるので、発光素子 4 1 の駆動電圧を更に低くすることができる。

【0047】図 11 A は、本発明による発光素子のさらに他の実施の形態の側面図であり、図 11 B は、その IV-IV 断面図である。本実施の形態において、発光素子 5 1 は、スリットに規則的に配置された円形の島 5 2 を有する。これによって、島 5 2 に電界が集中し、電子の放出を容易になるので、発光素子 4 1 の駆動電圧を更に低くすることができる。

【0048】図 12 A は、本発明による発光素子のさらに他の実施の形態の側面図であり、図 12 B は、その V-V 断面図である。本実施の形態において、発光素子 6 1 は、スリットに規則的に配置された円形の島 6 2 を有し、駆動電極 4 c 及びコモン電極 5 c は、スリット側に規則的に形成された先鋭部を有する。これによって、先鋭部及び島 6 2 に電界が集中し、電子の放出を容易になるので、発光素子 6 1 の駆動電圧を更に低くすることができる。

【0049】図 13 A は、本発明による発光素子のさらに他の実施の形態の側面図であり、図 13 B は、その VI-VI 断面図である。本実施の形態において、発光素子 7 1 は、スリットに規則的に配置された菱形の島 7 2 を有し、駆動電極 4 d 及びコモン電極 5 d は、スリット側に規則的に形成された鋸歯形状部を有する。これによって、先鋭部及び島 7 2 に電界が集中し、電子の放出を容易になるので、発光素子 7 1 の駆動電圧を更に低くすることができる。

【0050】図 14 は、本発明による FED の実施の形態を示す図である。この

FEDは、2次元的に配列された複数の発光素子200R、200G、200Bと、これら複数の発光素子200R、200G、200Bが配置される基板201と、これら複数の発光素子200R、200G、200Bに対して所定の間隔を以って配置され、例えばガラスによって構成した透明基板202と、FEDの厚さ方向の空間を維持するためのスペーサ203とを有する。

【0051】本実施の形態では、発光素子200R、200G、200Bはそれぞれ、蛍光体層として赤色蛍光体、緑色蛍光体及び青色蛍光体を使用し、基板201を、図1などに示す基板2と同一材料で構成することができる。また、発光素子200R、200G、200Bは、図1に示す構造を有するが、図2～図6のうちのいずれの構造を有してもよい。

【0052】本実施の形態によれば、FEDの表示の際に発光素子200R、200G、200Bそれぞれ自体が発光するので、FEDが蛍光体を具える必要がなくなり、その結果、蛍光体のピッチを考慮する必要がなくなるだけでなく、グリッドを設ける必要もなくなる。その結果、本発明によるFEDは、高精細化、解像度の向上、装置の小型化及びコストの低減の観点から好ましい。さらに、本発明によれば、発光素子を低真空の状態で使用することができるので、FEDに真空空間を確保する封止構造が簡易で小型となり、FEDの薄型化に非常に有利である。

【0053】本発明は、上記実施の形態に限定されるものではなく、幾多の変更及び変形が可能である。

例えば、本発明のよる発光素子を、FED以外のアプリケーション、例えば、プロジェクタの光源用途のような高輝度かつ高効率仕様の光源や、チップ光源、信号機、携帯電話などの小型液晶ディスプレイのバックライトのようなLEDの代替用途に適用することもできる。また、電界集中ポイントが生じるように、駆動電極とコモン電極との間に好適には0.1 μ mと500 μ mとの間の幅を有するスリットを形成し、直線と曲線のうちの少なくとも一方から規則的又は不規則的に任意の形状に形成された凸部及び凹部が駆動電極とコモン電極のうちの少なくとも一方に設けられ、スリットに島が形成され、及び／又は、駆動電極とコモン電極のうちの少なくとも一方がピンホールを有する限り、駆動電極及びコモン

電極の形状を任意の形状とすることができる。

【0054】ここで、駆動電極とコモン電極との間のスリット幅 d について考察すると、電子放出の際に発光素子に印加される電圧 V を低減するためには、スリット幅を比較的狭くするのが好ましい。電子を放出するためには、電界を集中させる箇所において、所定の値 E 以上の電界が生じる必要がある。電界 E は、

$$E = V / d$$

によって決定されるので、電界 E を大きくするためには、電圧 V を高くし及び／又はスリット幅 d を小さくする必要がある。

【0055】電圧 V を高くした場合、

(a) 発光素子の駆動回路に印加される電圧も高くなるため、駆動回路の小型化が困難となり、発光素子及びその駆動回路を有する装置全体が高価なものとなる。

(b) プラズマ雰囲気で生成された正イオンが、電圧 V によってエネルギーを取得し、駆動電極に衝突し、したがって、駆動電極に損傷が生じるおそれが高くなる。

その結果、電界 E を大きくするためには、電圧 V を高くすることなくスリット幅 d を小さくするのが好ましい。

【0056】スリット幅 d をできるだけ小さくするのが好ましいが、本発明による発光素子によれば、電子を放出するに際し、従来の FED に使用される電子放出素子の場合に比べてスリット幅 d を小さくする必要がない。具体的に説明すると、電界放出を原理とする電子放出素子の場合、電界 E を $5 \times 10^9 \text{ V/m}$ 程度とする必要があり、電圧 V を 100 V 未満にするためには、スリット幅 d を 20 nm にする必要がある。それに対して、本発明による発光素子によれば、電圧 V を 100 V 未満に維持するためには、スリット幅 d を $20 \mu\text{m}$ にすれば十分である。その結果、スリットを、廉価なスリット加工及びパターンニングで形成することができる。

【0057】本発明によれば、スリット幅 d を $0.1 \mu\text{m}$ と $500 \mu\text{m}$ との間とする。印加電圧を更に低減するためには、スリット幅 d を $0.1 \mu\text{m}$ と $50 \mu\text{m}$ との間とし、好適には、 $0.1 \mu\text{m}$ と $10 \mu\text{m}$ との間とする。さらに好適には、

スリット幅 d を $0.1\ \mu\text{m}$ と $1\ \mu\text{m}$ との間とし、この場合、 $10\ \text{V}$ 程度の低い印加電圧で電子の放出が可能となる。

【0058】加工の容易性及び第1電極と第2電極との間の絶縁性の確保のために、スリット幅 d の下限を $0.1\ \mu\text{m}$ とするのがよく、また、電子放出の低電圧化、回路の小型化、コストの低減及び駆動電極の寿命の観点から、スリット幅 d の上限を $1\ \mu\text{m}$ とするのがよい。

【0059】上記実施の形態において、基板としてセラミックを用いた場合について説明したが、ガラス基板、金属板及びシリコン基板を使用することもでき、基板それ自体を誘電体によって構成してもよい。ガラス基板を用いた場合、大パネル化に有利であり、TFTによって回路を形成することもできる。金属層を用いた場合、絶縁層が必要となり、シリコン基板とした場合、回路形成が容易となる。基板それ自体を誘電体とした場合、基板それ自体が電界印加部となり、駆動電極及びコモン電極を基板に直接形成することができる。

【0060】上記実施の形態において、駆動電極（第1電極）、コモン電極（第2電極）及びスリットと電子通過層との間に導電性コーティング層を設けた場合について説明したが、導電性コーティング層を省略してもよく、この場合、駆動電極4を、高温酸化雰囲気に対して耐性を有する導体、例えば金属単体、合金、絶縁性セラミックスと金属単体との混合物、絶縁性セラミックスと合金との混合物等によって構成し、好適には、白金、パラジウム、ロジウム、モリブデン等の高融点貴金属や、銀-パラジウム、銀-白金、白金-パラジウム等の合金を主成分とするものや、白金とセラミックス材料とのサーメット材料によって構成する。更に好適には、白金のみ又は白金系の合金を主成分とする材料によって構成する。また、電極として、カーボン、グラファイト系の材料、例えば、ダイヤモンド薄膜、ダイヤモンドライクカーボン、カーボンナノチューブも好適に使用される。なお、電極材料中に添加させるセラミックス材料の割合は、 $5-30$ 体積%程度が好適である。

【0061】駆動電極4を形成するに当たり、上記材料を用いて、スクリーン印刷、スプレー、導電性コーティング、ディッピング、塗布、電気泳動法等の各種の厚膜形成方法や、スパッタリング、イオンビーム、真空蒸着、イオンプレーテ

イング、CVD、めっき等の各種の薄膜形成手法による通常の膜形成手法に従って形成することができ、好適には、これら厚膜形成手法によって形成される。

【0062】厚膜形成手法によって駆動電極4を形成する場合、その厚さは、一般的には20 μ m以下となり、好適には5 μ m以下となる。

【0063】コモン電極5は、駆動電極4と同様な材料及び手法によって形成されるが、好適には上記厚膜形成手法によって形成する。コモン電極5の厚さも、一般的には20 μ m以下とし、好適には5 μ m以下とする。

【0064】

【発明の効果】以上の説明から明らかなように、本発明の第1発明によれば、第1電極に負極性パルス電圧を印加すると、スリット付近の電界集中ポイントより電子が放出される。本発明では、電界印加部に誘電体を用いているので、パルス電圧が負極性ならば、そのパルス電圧を印加した第1電極と誘電体の界面（すなわち、前述した電界集中ポイントであり、電極／誘電体／真空のトリプルポイントである）において、双極子モーメントの変化が放出電子を引き出すこととなる。更に、この放出素子を種火として、スリット付近にプラズマが生成され易くなる為、電子はねずみ算式に増加していく。こうして放出・増加した電子は、第2電極を接地するか第2電極に正極性のバイアス電圧を印加することによって、あるいは、第3電極が存在する場合はその第3電極に正極性のバイアス電圧を印加することによって、蛍光体層に当たる。これによって、蛍光体層が励起され、発光が生じる。これにより、クロストークが生じることがなく、かつ、比較的低真空中で非常に低い駆動電圧で発光を行うことができる。

【0065】また、本発明の第2発明によれば、第1電極に負極性パルス電圧を印加すると、スリット付近の電界集中ポイントより電子が放出される。本発明では、電界印加部に誘電体を用いているので、パルス電圧が負極性ならば、そのパルス電圧を印加した第1電極と誘電体の界面（すなわち、前述した電界集中ポイントであり、電極／誘電体／真空のトリプルポイントである）において、双極子モーメントの変化が放出電子を引き出すこととなる。更に、この放出素子を種火として、スリット付近にプラズマが生成され易くなる為、電子はねずみ算式に増加していく。こうして放出・増加した電子は、第2電極を接地するか第2電極に

正極性のバイアス電圧を印加することによって、あるいは、第3電極が存在する場合はその第3電極に正極性のバイアス電圧を印加することによって、蛍光体層に当たる。これによって、蛍光体層が励起され、発光が生じる。また、第1電極、第2電極及びスリットに設けられた導電性コーティング層により、発光素子に印加される電圧を更に低減することができる。これにより、第2発明でも、クロストークが生じることがなく、かつ、比較的低真空で非常に低い駆動電圧で発光を行うことができる。

【図面の簡単な説明】

【図1】本発明による発光素子の第1発明における第1の実施の形態を示す図である。

【図2】本発明による発光素子の第1発明における第2の実施の形態を示す図である。

【図3】本発明による発光素子の第2発明における第1の実施の形態を示す図である。

【図4】本発明による発光素子の第2発明における第2の実施の形態を示す図である。

【図5】本発明による発光素子の他の実施の形態を示す図である。

【図6】本発明による発光素子のさらに他の実施の形態を示す図である。

【図7】本発明による発光素子のさらに他の形態を示す図である。

【図8】図7Bの一部を拡大して示す顕微鏡写真である。

【図9】図8の写真の説明図である。

【図10】本発明による発光素子のさらに他の実施の形態を示す図である。

【図11】本発明による発光素子のさらに他の実施の形態を示す図である。

【図12】本発明による発光素子のさらに他の実施の形態を示す図である。

【図13】本発明による発光素子のさらに他の実施の形態を示す図である。

【図14】本発明によるFEDの実施の形態を示す図である。

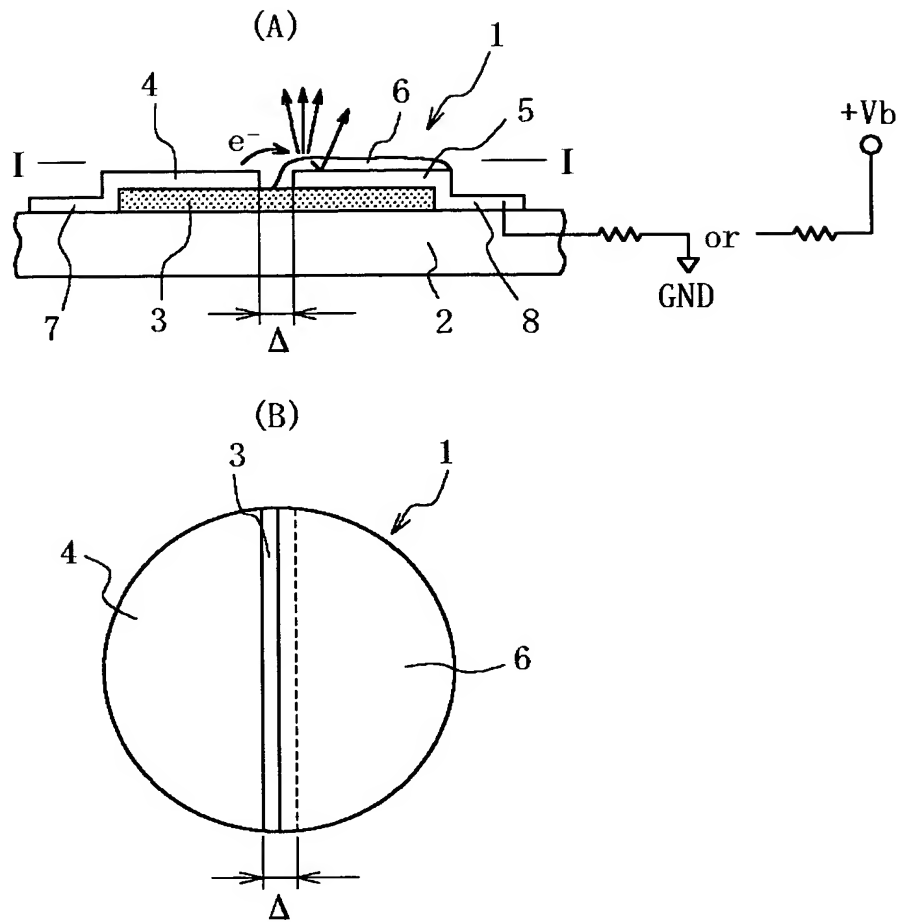
【符号の説明】

1, 21, 41, 51, 61, 71, 200R, 200G, 200B 発光素子、2, 201 基板、3 電界印加部、4, 4a, 4b, 4c, 4d 駆動電

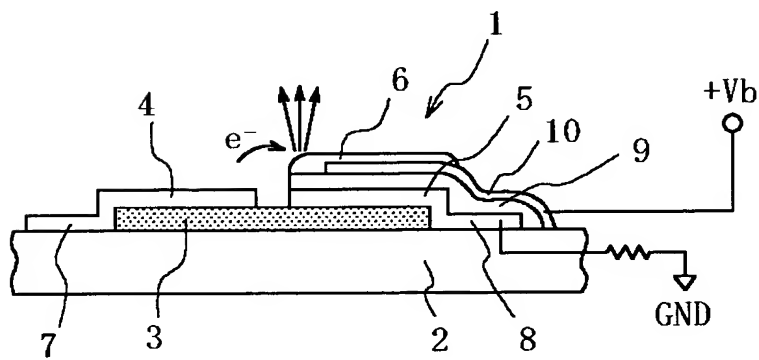
極、5, 5 a, 5 b, 5 c, 5 d コモン電極、6 蛍光体層、7, 8 配線、
9 絶縁体層、10 コレクタ電極、11 スリット、12 導電性コーティング
層、21、凹部、22, 34 凸部、23, 35 ピンホール、24, 36, 5
2, 62, 72 島、92, 93 ゲート電極、202 透明基板、Δ スリッ
ト幅

【書類名】 図面

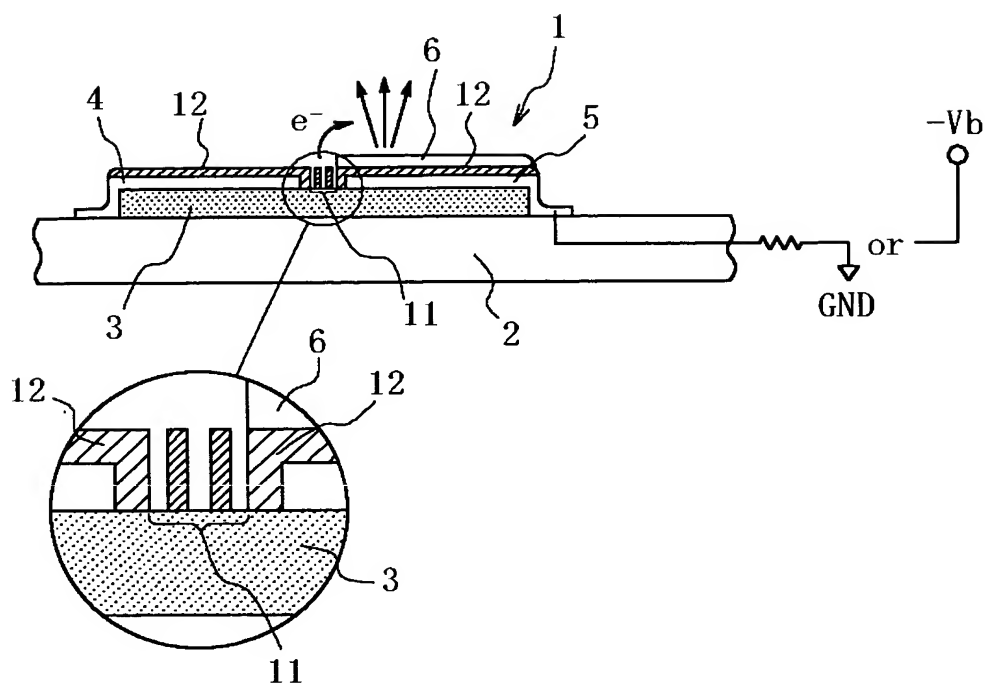
【図 1】



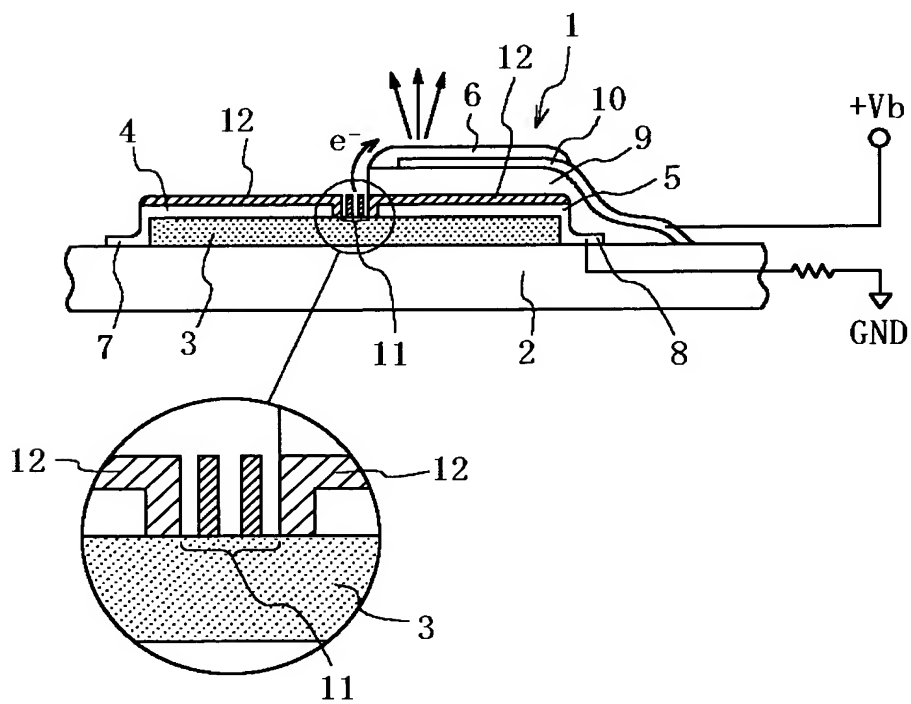
【図 2】



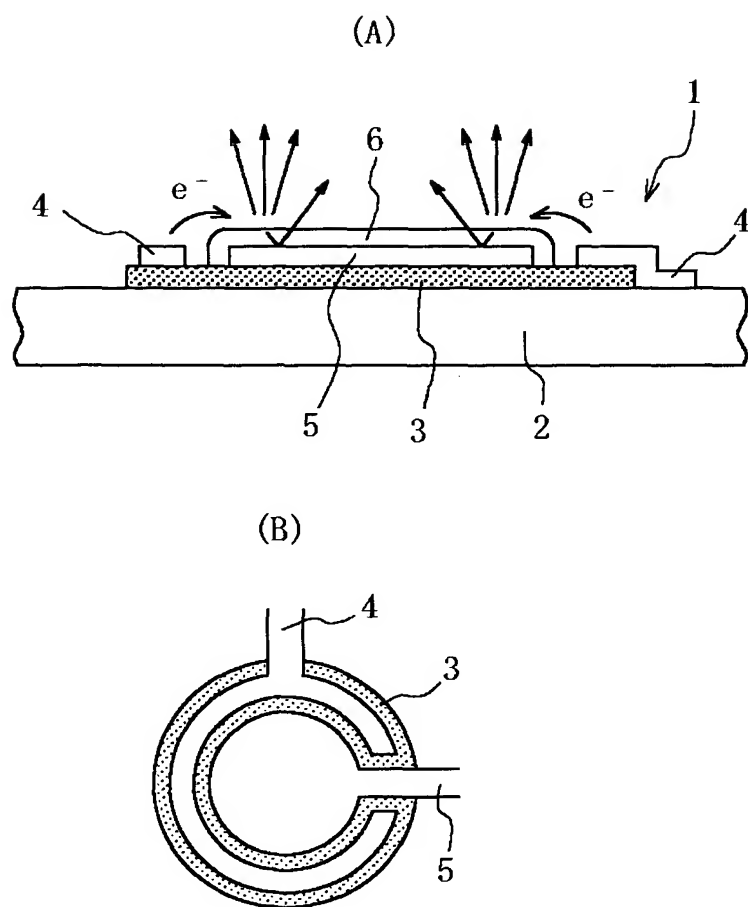
【図 3】



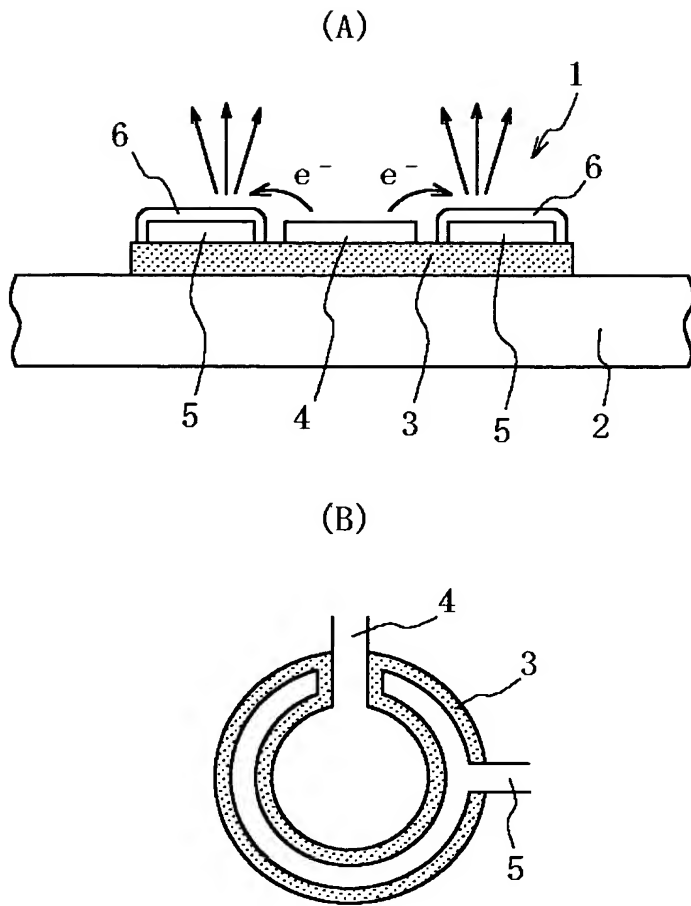
【図 4】



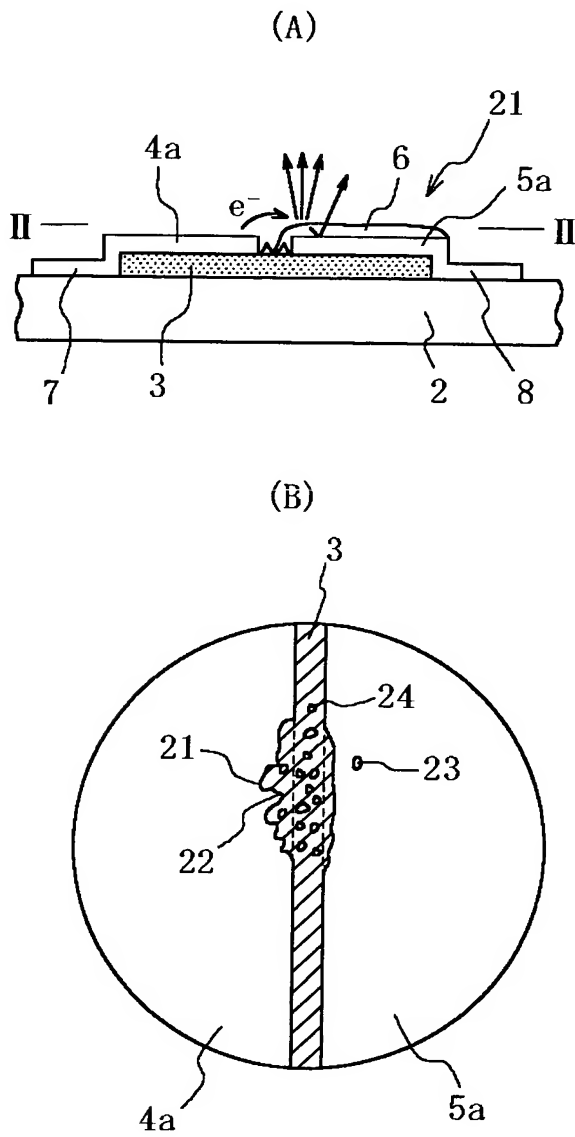
【図 5】



【図 6】



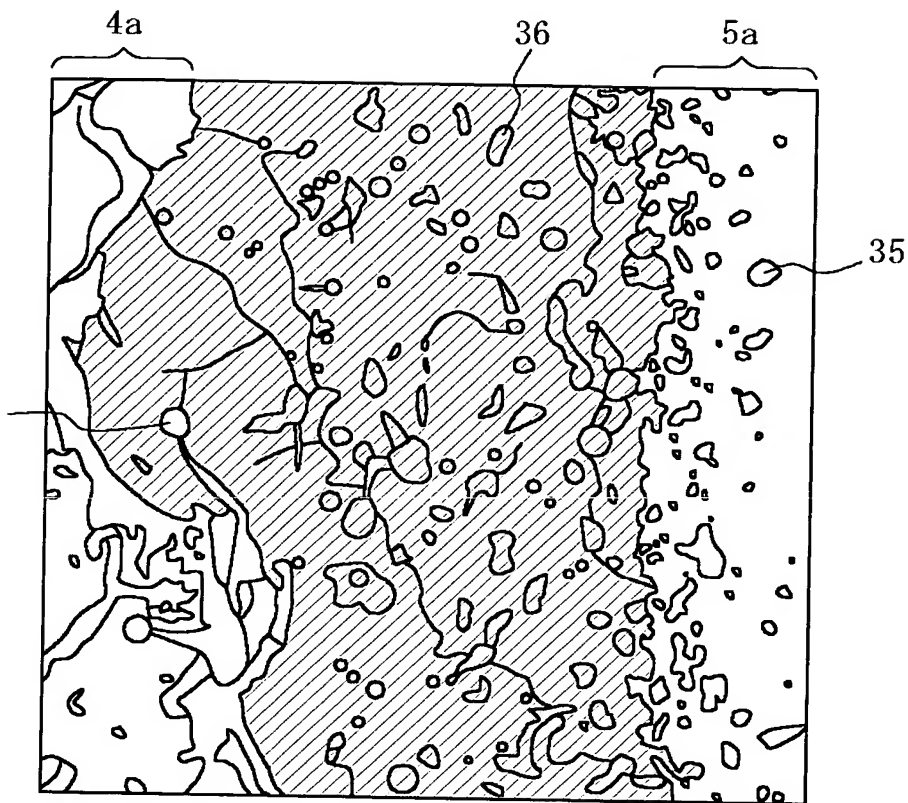
【図 7】



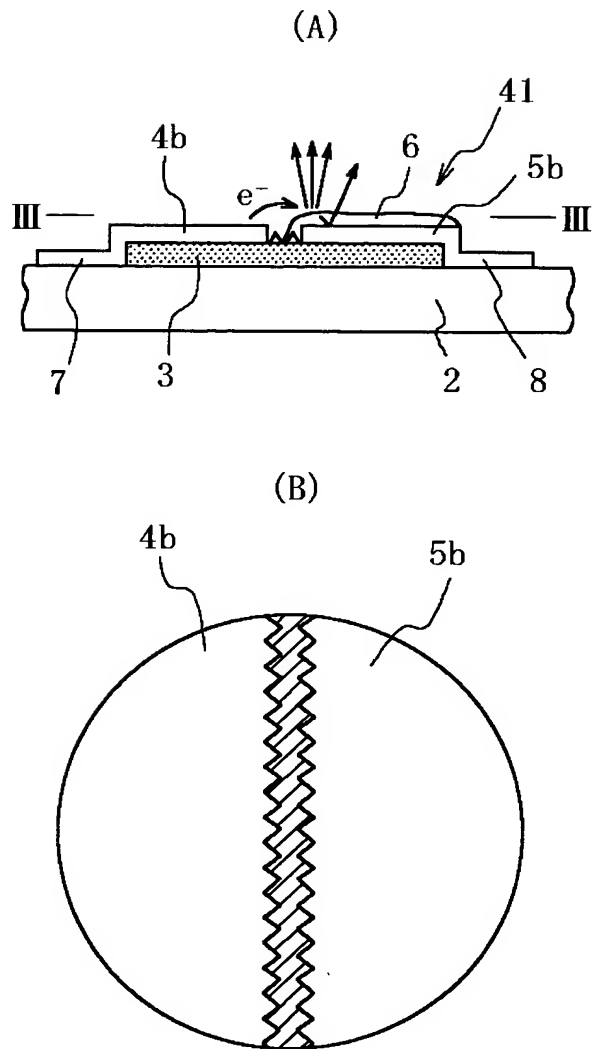
【図 8】



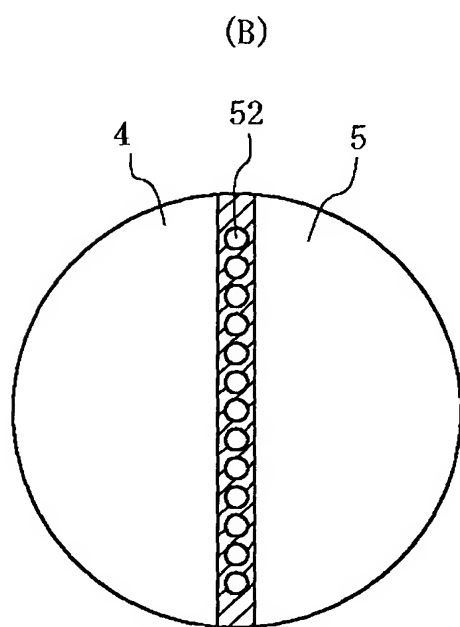
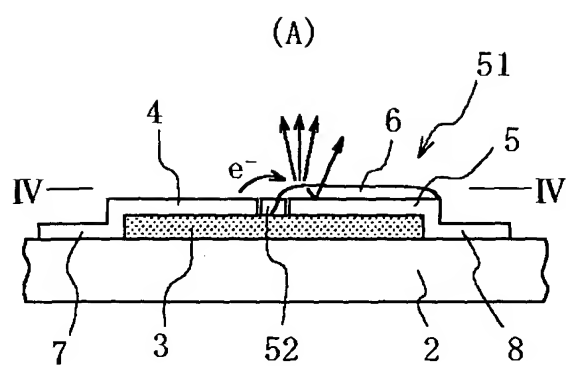
【図 9】



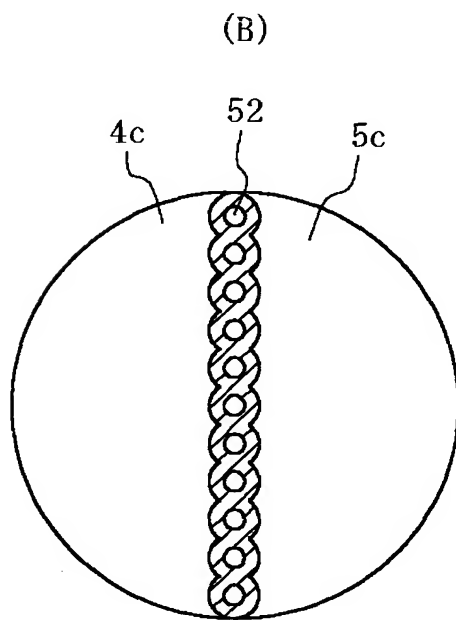
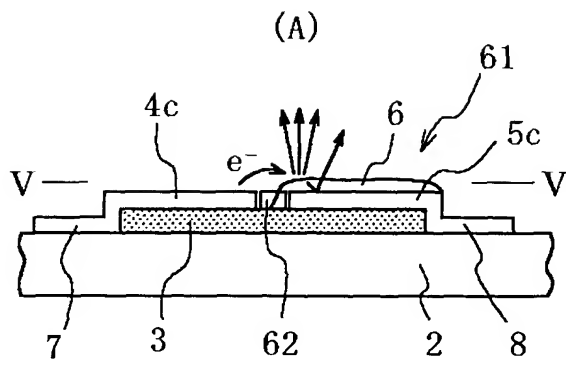
【図 10】



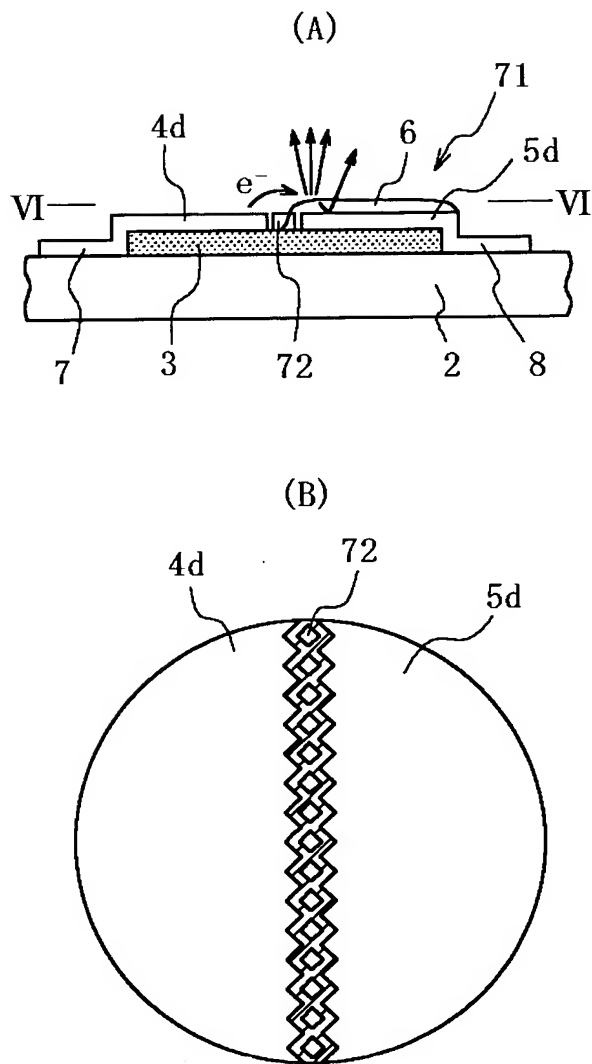
【図 11】



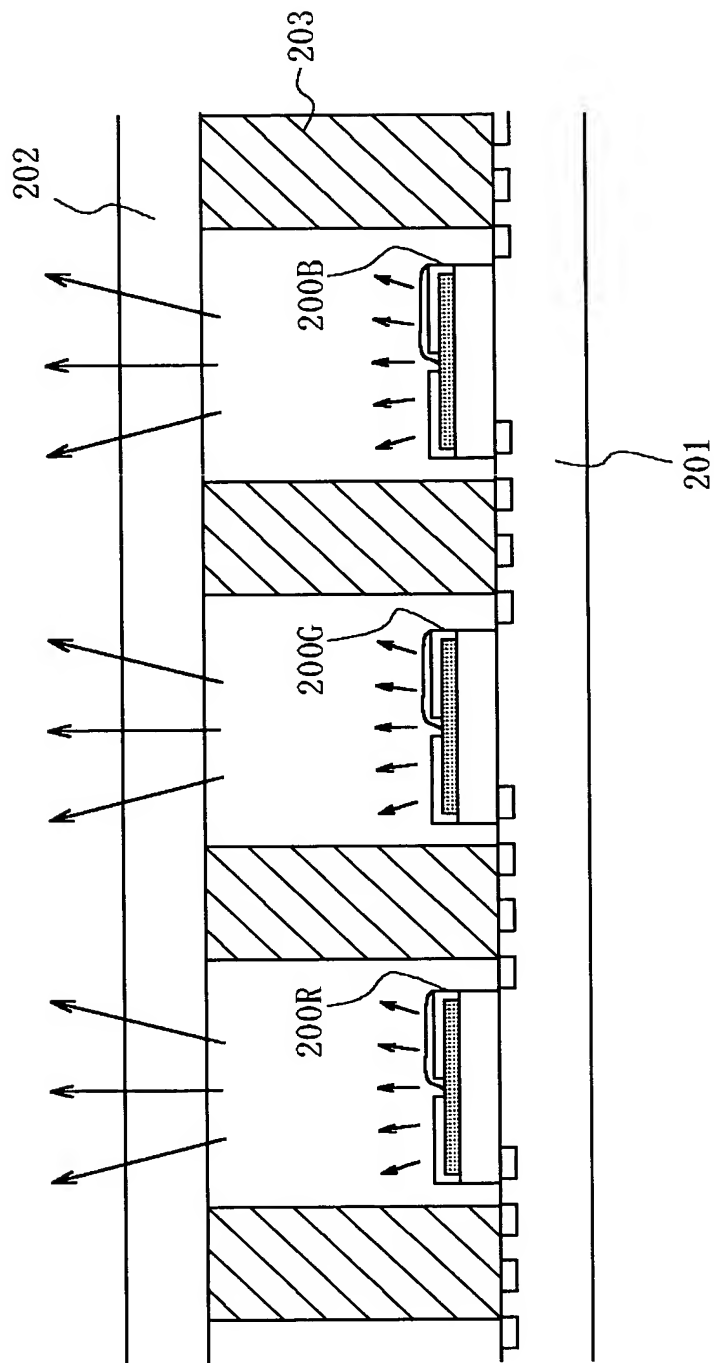
【図 12】



【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 クロストークが生じることがなく、かつ、周辺雰囲気が高真空の状態において非常に低い駆動電圧で発光を行うことができる発光素子及びそれを具えるフィールドエミッションディスプレイを提供する。

【解決手段】 駆動電極 4 にパルス電圧を印加すると、スリット付近に電界が集中して電界放出現象が生じる。放出された電子は、好ましくはコモン電極又はコレクタ電極にバイアス電圧を印加することによって、蛍光体層 6 に当たる。これによって、蛍光体層 6 が励起され、矢印で示すような発光が生じる。発光素子 1 を 2 次元的に配列することによって、フィールドエミッションディスプレイを構成することができる。

【選択図】 図 1

特願 2 0 0 2 - 2 8 6 2 0 7

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 0 6 4]

1 . 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

愛知県名古屋市瑞穂区須田町 2 番 5 6 号

氏 名

日本碍子株式会社